

МНОГОПРОЦЕССОРНЫЕ ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ С ПРОГРАММИРУЕМОЙ АРХИТЕКТУРОЙ НА ОСНОВЕ ПЛИС

© 2004 г. академик А.В. Каляев, член-корреспондент РАН И.А. Каляев^{1,2},
И.И. Левин^{1,2}

В статье рассматриваются вопросы перспективного подхода к созданию высокопроизводительных вычислительных систем, позволяющего создавать высокопроизводительные многопроцессорные вычислительные системы, не уступающие по своим техническим характеристикам зарубежным суперкомпьютерам.

Создание сверхвысокопроизводительных многопроцессорных вычислительных систем (суперкомпьютеров) относится к факторам стратегического развития науки и техники и входит в первую десятку приоритетных технологий развитых стран. Без суперкомпьютеров, обеспечивающих обработку гигантских объемов информации в короткие промежутки времени, невозможно моделировать экономические и социальные системы, прогнозировать экологические процессы и природные геофизические явления, разрабатывать и управлять важнейшими техногенными объектами.

От обладания наиболее мощными суперкомпьютерами будут непосредственно и весьма существенно зависеть успехи той или иной страны на международном рынке практически в любых экономических и производственных направлениях; в важнейших фундаментальных и прикладных исследованиях в любой области науки; в развитии техники, биологии, медицины, промышленности, сельского хозяйства, образования, обороны, в развитии новых технологий и других сферах деятельности.

В России в настоящее время имеется серьезное отставание в области сверхвысокопроизводительных суперкомпьютеров по сравнению с ведущими странами мира.

В последнем списке TOP-500, содержащем наиболее производительные суперкомпьютеры мирового сообщества, присутствует всего два компьютера, находящихся на территории России, и лишь один из них, МВС-1000, является российской разработкой.

Самым мощным суперкомпьютером Earth-Simulator производительностью 41 Тфлопс обладает Япония. Девятью суперкомпьютерами из первой десятки самых производительных суперкомпьютеров обладают США, из 20 самых производительных суперкомпьютеров 15 установлены в США, 2 – в Японии, 1 – в Китае, 1 – во Франции и 1 – в Великобритании. В России в ВЦ РАН установлен суперкомпьютер российского производства МВС-1000М, стоящий на 189 месте в списке TOP-500, и суперкомпьютер Super Dome фирмы Hewlett-Packard в Сбербанке РФ, занимающий 367-е место в списке TOP-500.

Из 500 суперкомпьютеров списка TOP-500 248 установлены в США (49.6%), 36 – в Германии, 33 – в Японии, 33 – в Великобритании, 17 – в Италии, 16 – во Франции, 14 – в Южной Корее, 7 – в Канаде, 9 – в Саудовской Аравии. На все остальные страны мира приходится 78 суперкомпьютеров или 16% от всего списка, в том числе на Россию 0.4%.

Все успехи развития суперкомпьютеров в США, Западной Европе и Японии обеспечиваются в основном за счет увеличения технологических возможностей. К сожалению, Россия в настоящее время серьезно отстает в технологии создания современных микропроцессоров, что не позволяет разрабатывать, проектировать и производить суперкомпьютеры, сравнимые по своим характеристикам с западными образцами.

Поэтому совершенно бесперспективно пытаться копировать разработки суперкомпьютеров, выполненные в США и Западной Европе. Если следовать политике копирования и повторения западных исследований и разработок в области суперкомпьютерной и микропроцессорной техники, мы всегда, как показал наш предыдущий опыт, будем отставать на 10–15 лет. Но есть другой путь – путь опережающей стратегии. Он состоит во всемерной поддержке опе-

¹ Южный научный центр РАН, г. Ростов-на-Дону

² НИИ Многопроцессорных вычислительных систем Таганрогского радиотехнического университета, г. Таганрог, Ростовская обл.

режающих перспективных подходов, обеспечивающих возможности существенного повышения производительности суперкомпьютера на базе имеющихся в стране технологий.

Именно такой перспективный подход к созданию высокопроизводительных вычислительных систем развивается в Научно-исследовательском институте многопроцессорных вычислительных систем Таганрогского государственного радиотехнического университета и отделе информационных компьютерных и телекоммуникационных технологий Южного научного центра РАН. Этот подход, основанный на идеях академика А.В. Каляева [1], позволяет создавать высокопроизводительные многопроцессорные вычислительные системы, не уступающие по своим техническим характеристикам зарубежным суперкомпьютерам, в условиях, ограниченных технологических и финансовых средств российской науки и техники.

ПРОБЛЕМА ПРОИЗВОДИТЕЛЬНОСТИ СУПЕРКОМПЬЮТЕРОВ С МАССОВЫМ ПАРАЛЛЕЛИЗМОМ

Все задачи, для решения которых предназначены многопроцессорные суперкомпьютеры, требуют либо обработки колоссальных объемов информации в разумные промежутки времени; либо компьютерного моделирования сложнейших объектов и явлений в реальном, а часто и в опережающем масштабе времени; либо компьютерного математического моделирования в реальном масштабе времени объектов, функционирующих в очень короткие промежутки времени, или явлений, протекающих чрезвычайно быстро. Во всех этих случаях от суперкомпьютера требуется сверхвысокая производительность, без которой указанный круг задач не сможет быть вообще решен или для этого потребуется такое большое время, что решение потеряет практический смысл.

Поэтому основной проблемой при разработке и конструировании суперкомпьютеров является проблема обеспечения их сверхвысокой производительности для любых классов задач, которые требуют применения суперкомпьютеров. При этом необходимо, чтобы объемы, веса и потребляемая энергия суперкомпьютеров находились в разумных пределах, а затраты на разработку и создание суперкомпьютеров были доступными. Необходимо также, чтобы эксплуатационные характеристики суперкомпьютеров обеспечивали простоту их программирования и взаимодействия с пользователем, а также малые эксплуатационные расходы.

Существует несколько путей достижения сверхвысокой производительности суперкомпьютеров.

В настоящее время успехи развития суперкомпьютеров обеспечиваются в основном за счет увеличения технологических возможностей, в частности за счет снижения технологических норм изготовления кремниевых микросхем до 0.01 мкм к 2010 году, и за счет увеличения вследствие этого в несколько раз скорости работы микропроцессорной элементной базы, а также за счет повышения на несколько порядков плотности компоновки вентиляей на одном кристалле (вплоть до $10^2 \div 10^3$ миллионов вентиляей на кристалле).

Интенсивно разрабатываются новые технологии для создания компьютеров двадцать первого века, в том числе оптические технологии и квантовый (кубитные) технологии. Однако в этих направлениях пока ведутся лишь фундаментальные теоретические и экспериментальные исследования, которые еще далеки от реального технического и тем более от промышленного воплощения.

Помимо технологических путей повышения производительности суперкомпьютеров существуют алгоритмические, программные и архитектурные методы достижения более высокой производительности. Алгоритмические методы сводятся в основном к разработке более эффективных математических способов и вычислительных схем решения задач и к созданию соответствующих алгоритмов. Программные методы повышения производительности состоят в разработке программ, обеспечивающих более полное и эффективное использование всего оборудования суперкомпьютера, включая вычислительные мощности, память, каналы связи и т.п., за счет оптимального распределения вычислительных процессов между вычислительными ресурсами.

Наконец, важнейшим направлением повышения производительности многопроцессорных суперкомпьютеров являются архитектурные методы. Для достижения сверхвысокой производительности были разработаны и использованы в реальных суперкомпьютерах такие широко известные архитектуры как шинные, конвейерные, векторные, векторно-конвейерные, двухмерные и трехмерные сетевые (матричные), тороидальные, гиперкубовые, иерархические, кластерные, потоковые, архитектуры типа баньян и ряд других архитектур. При разработке и конструировании суперкомпьютеров применяются такие общие архитектурные решения, как архитектура одного потока команд и многих потоков данных (SIMD-архитектура), многих потоков команд и одного потока данных (MISD-архитектура) и наи-

более эффективная архитектура многих потоков команд и многих потоков данных (MIMD-архитектура). Все перечисленные архитектуры принадлежат к классу жестких архитектур. Некоторые из них обеспечивают существенное повышение производительности суперкомпьютеров.

Однако все жесткие параллельные архитектуры, каждая из которых не может изменяться в процессе эксплуатации суперкомпьютера, обладают существенным недостатком. Этот недостаток состоит в том, что если на некоторых классах задач при данной конкретной архитектуре достигается высокая производительность, близкая к пиковой, то при решении многих других классов задач производительность того же суперкомпьютера может резко падать, уменьшаясь на порядок или даже на несколько порядков (рис. 1). Это является следствием неадекватности данной конкретной архитектуры суперкомпьютера внутренней структуре решаемой задачи.



Рис. 1. Зависимость производительности многопроцессорной вычислительной системы (суперкомпьютера) от класса задач

В проблемно-ориентированных многопроцессорных суперкомпьютерах этот вопрос решается относительно легко за счет конструирования специальной архитектуры соответствующей структуре решаемых задач. Но достигается это ценой того, что другие классы задач с помощью подобного многопроцессорного суперкомпьютера не могут быть решены. В результате сфера применения проблемно-ориентированных многопроцессорных суперкомпьютеров резко ограничивается узкими классами задач.

Что касается универсальных многопроцессорных суперкомпьютеров, ориентированных на любые

классы задач, то для них проблема адекватности архитектуры системы и структуры решаемых задач является проблемой первостепенной важности и далеко не тривиальной. Особенно актуальное значение данная проблема имеет для наиболее перспективных многопроцессорных суперкомпьютеров с массовым параллелизмом, в которых организуется параллельная работа сотен, тысяч, а иногда и десятков тысяч современных высокопроизводительных микропроцессоров, в процессе параллельной работы обменивающихся информацией, как между собой, так и с распределенной памятью. Проблема обеспечения высокой реальной производительности таких универсальных суперкомпьютеров с массовым параллелизмом может быть только решена в том случае, если пользователю будет обеспечена возможность быстро программировать, а также автоматически в динамике вычислений перепрограммировать и перестраивать архитектуру суперкомпьютеров под структуру решаемой задачи или под структуру класса решаемых задач. Фактически, это означает, что пользователю должна быть предоставлена возможность программировать в рамках реального универсального многопроцессорного суперкомпьютера с массовым параллелизмом виртуальные проблемно-ориентированные многопроцессорные компьютеры с параллельной структурой, адекватной решаемой в текущий момент задачи, в результате чего производительность системы будет достигать максимума на всех классах задач (рис. 2).



Рис. 2. Приближение реальной производительности МВС к пиковой за счет программирования и перестройки архитектуры

КОНЦЕПЦИЯ ПОСТРОЕНИЯ МНОГОПРОЦЕССОРНЫХ ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ С ПРОГРАММИРУЕМОЙ АРХИТЕКТУРОЙ

С целью решения указанной проблемы академиком Каляевым А.В. была сформулирована концепция многопроцессорных вычислительных систем (суперкомпьютеров) с массовым параллелизмом и программируемой архитектурой, суть которой заключается в следующем [1–3].

В большинстве известных многопроцессорных вычислительных систем с массовым параллелизмом и жесткой архитектурой используется принцип мультипроцедурного параллелизма, при котором распараллеливание осуществляется по элементам структуры данных, причем в каждом процессорном элементе многопроцессорной системы обработка данных ведется по независимой последовательной программе (процедуре). Обмен данными между параллельными процедурами обработки реализуется с помощью соответствующих специальных процедур обмена. При этом структура процесса, происходящего в многопроцессорной вычислительной системе с жесткой архитектурой, не совпадает, а точнее существенно отличается, от структуры процесса, происходящего в реальной моделируемой системе или в решаемой задаче.

В результате реальная производительность таких суперкомпьютеров оказывается существенно ниже пиковой, и, как отмечают сами создатели наиболее распространенных кластерных суперкомпьютеров, их реальная производительность зачастую не превышает 10% от пиковой производительности системы [4]. Это происходит из-за необходимости сложного согласования множества параллельных процессов в суперкомпьютере, архитектура которого неадекватна информационной структуре задачи.

В многопроцессорных компьютерах с программируемой архитектурой с целью эффективности использования вычислительных ресурсов и повышения производительности системы используется принципиально иной структурно-процедурный принцип организации вычислений. При структурно-процедурной организации вычислительного процесса распараллеливание осуществляется по операционным вершинам информационного графа задачи. При этом имеет место соответствие вершин информационного графа множеству процессорных элементов, через которые в соответствии с множеством информационных связей (дуг графа) циркулируют элементы структуры данных. Если число процессоров

в системе не меньше количества операций, необходимого для аппаратной реализации вычислений, то для глубоких потоков данных, следующих через вычислительную структуру, временем заполнения конвейера можно пренебречь и, следовательно, производительность системы при структурной реализации параллелизма будет значительно выше, чем при мультипроцедурной реализации. Если структура вычислительной системы полностью покрывает информационный граф (число процессоров равно количеству операционных вершин, а число дуг – числу каналов коммутационной системы), задача может быть решена структурно. Если оборудования недостаточно для структурной реализации вычислений, задача может быть представлена в структурно-процедурном виде. При этом реализация вычислений из структурной переходит в структурно-процедурную форму.

При структурно-процедурной организации вычислений информационный граф задачи разбивается на функционально законченные фрагменты (кадры), каждый из которых аппаратно (структурно) реализуется в суперкомпьютере с программируемой архитектурой (рис. 3). При этом имеет место соответствие вершин информационного графа задачи элементарным процессорам и данным в каналах распределенной памяти. Множество дуг информационного графа реализуется пространственной коммутационной системой. Настройка на кадры производится по единой управляющей программе, что обеспечивает фон-неймановский детерминизм вычислительной процедуры. Процедура представляет собой последовательность вызовов кадров. Вычисления в теле кадра выполняются по принципу управления потоком данных и не требуют синхронизации. По существу организация вычислительного процесса в кадре осуществляется по принципу машины потока данных. Можно утверждать, что суперкомпьютер с программируемой архитектурой является своеобразным гибридом между фон-неймановской архитектурой и архитектурой машин потоков данных и сочетает в себе их достоинства: детерминизм программирования, присущий фон-неймановским ЭВМ и высокую реальную производительность, характерную для конвейерных машин потоков данных.

В системе с программируемой архитектурой и со структурно-процедурной организацией вычислений процессоры соответствуют операционным вершинам информационного графа задачи. Множество информационных связей между вершинами графа отображается на множество каналов коммутационной системы и множество параллельно-последовательных процедур обращения к каналам распределенной памяти.

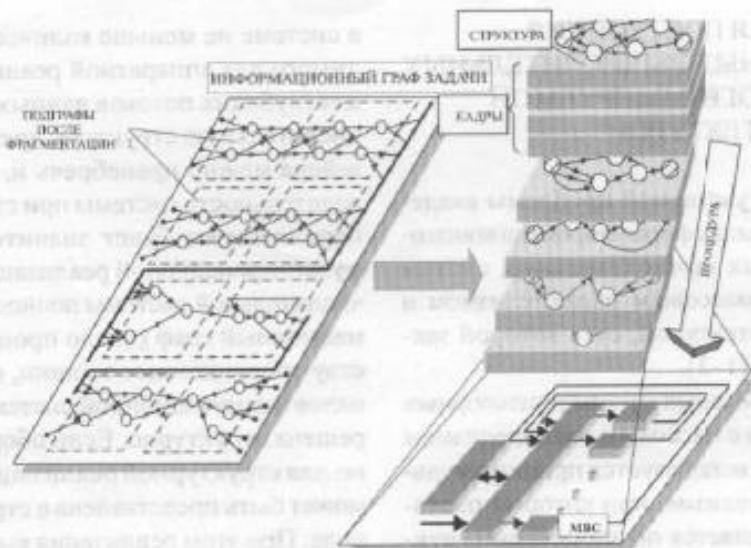


Рис. 3. Процесс преобразования задачи в структурно-процедурную форму

Можно сказать, что кадр представляет собой подграф задачи, через который следует двумерный поток данных. Одно измерение (пространственное) соответствует каналам распределенной памяти, переключение которых реализуют коммутаторы, второе измерение (временное) соответствует обращению к ячейкам в канале распределенной памяти данных.

Суперкомпьютер с массовым параллелизмом, программируемой архитектурой и структурно-процедурной организацией вычислений основывается на новой элементной базе, характеристики которой обеспечивают возможность программирования архитектуры и структурной организации вычислений. Такая элементная база включает три основных элемента, в том числе многоканальный макропроцессор с программируемой на выполнение макроопераций структурой; многоканальный элемент распределенной памяти с параллельными каналами доступа макропроцессоров к информации, программируемый на реализацию операций макрообращений; и многоканальный коммутатор, программируемый на выполнение операций макрокоммутаций.

БАЗОВЫЙ МОДУЛЬ МНОГОПРОЦЕССОРНЫХ ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ С ПРОГРАММИРУЕМОЙ АРХИТЕКТУРОЙ

Многопроцессорные вычислительные системы с массовым параллелизмом и программируемой архитектурой строятся на основе унифицированных базовых модулей. Базовый модуль компьютера с

массовым параллелизмом и программируемой архитектурой представляет собой функционально завершенный параллельный многопроцессорный вычислитель в минимальной конфигурации, построенный на основе макропроцессорной элементной базы, который обладает всеми признаками и характеристиками многопроцессорной системы с программируемой архитектурой.

Базовый модуль (рис. 4) имеет незавершенную (рамочную) фрейм-архитектуру, которая может программироваться на любую виртуальную архитектуру, адекватную структуре решаемой задачи. В состав

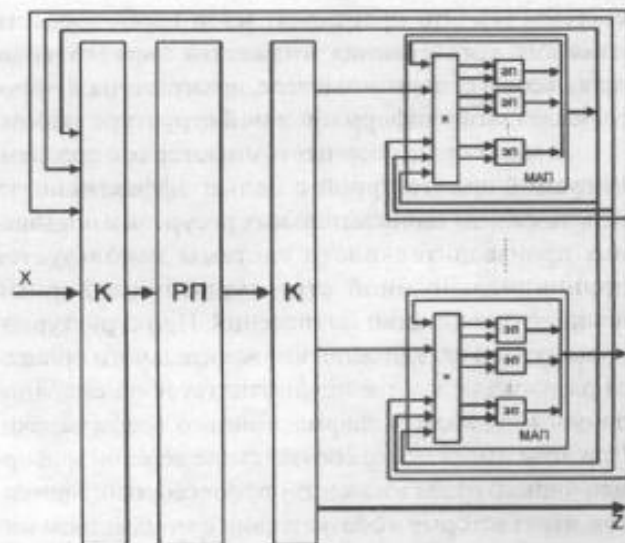


Рис. 4. Структурная схема базового модуля

фрейм-архитектуры базового модуля входят несколько макропроцессоров (МАП), распределенная память (РП), коммутаторы (К) и коннекторы. Коммутаторы обеспечивают динамическую перестройку топологии связей между макропроцессорами данного базового модуля, а также топологии связей макропроцессоров данного базового модуля с макропроцессорами других базовых модулей. Коннекторы обеспечивают однотипное соединение модулей между собой и предназначены для коммутации и синхронизации данных, поступающих из других базовых модулей данного кластера.

Таким образом, многопроцессорная вычислительная система с программируемой архитектурой представляет собой совокупность функционально законченных базовых модулей, соединенных между собой мощной коммутационной системой, распределенной по модулям, а также системой коннекторов. С точки зрения параллельной операционной системы компьютера с программируемой архитектурой базовые модули являются программно-неделимыми единицами, число которых в системе может наращиваться в зависимости от потребностей пользователя. Принцип модульной наращиваемости многопроцессорной системы и принцип функциональной законченности и программной неделимости базового модуля обеспечивают решение задачи на любом количестве базовых модулей и в любом их сочетании.

Принцип модульной наращиваемости позволяет осуществить ресурснезависимое программирование задачи, при котором выход из строя одного или нескольких базовых модулей не ведет к выходу из строя всей системы, а лишь замедляет решение задачи. Модульная наращиваемость и ресурснезависимое программирование обеспечивают масштабируемость модульной многопроцессорной вычислительной системы с программируемой архитектурой. Кроме того, принцип модульной наращиваемости позволяет многопроцессорной вычислительной системе функционировать в многозадачном режиме с разделением ресурсов, когда операционная система в соответствии с потоком входных заданий выделяет разным пользователям группы базовых модулей для решения их задач. При наращивании числа базовых модулей в системе с программируемой архитектурой гарантируется линейный рост производительности многопроцессорной системы в зависимости от числа модулей.

АППАРАТНО-ПРОГРАММНЫЕ СРЕДСТВА ПОДДЕРЖКИ ПРОГРАММИРОВАНИЯ АРХИТЕКТУРЫ

Для возможности настройки архитектуры многопроцессорного компьютера в процессе его эксплуатации на решение различных классов задач он должен быть оснащен соответствующими средствами, позволяющими программировать и настраивать его архитектуру. С этой целью в структуру подобного параллельного компьютера включены аппаратные и программные подсистемы, которые гарантируют пользователю возможность программировать и настраивать архитектуру универсального многопроцессорного компьютера таким образом, чтобы можно было получить любые виртуальные параллельные проблемно-ориентированные компьютеры, архитектура которых адекватна соответствующим структурам решаемых задач.

К таким подсистемам относятся: аппаратно-программная подсистема управления макропроцессорами и макрооперациями; аппаратно-программная подсистема управления макрокоммутаторами и макрокоммутациями и аппаратно-программная подсистема управления распределенной памятью и макрообращениями.

Блок настройки макропроцессоров обеспечивает при поступлении макрокоманды настройку компонентов макропроцессоров на выполнение структурно-реализуемой макрооперации. Здесь под макрокомандой понимается совокупность команд компонентов макропроцессора (элементарных процессоров, внутреннего коммутатора, внутренней распределенной памяти), структурно-реализующих в совокупности типовые крупные математические операции. Настройка всех компонентов на макрооперацию осуществляется одновременно. Для программирования макроопераций используется специальный язык структурного программирования макропроцессора, эффективно обеспечивающий синтез и настройку макрооперации. Программировать макрооперации пользователь может на языке ассемблера, на языке программирования высокого уровня, а также с помощью графической системы проектирования макрооперации.

Блок программирования архитектуры системы распределенной памяти включает в себя подсистемы согласованной настройки контроллеров распределенной памяти на макрообращения (групповые обращения к блокам распределенной памяти), блок обработки аварийных состояний, блок загрузки специализированных макроопераций.

Блок настройки коммутационной структуры обеспечивает переключение информационных каналов в соответствии с новым информационным графом аппаратно-реализуемого фрагмента задачи. Программирование коммутационной структуры можно разделить на два компонента: переключение жестко заданных программистом информационных каналов и гибкая настройка коммутационной системы.

Кроме этого, в параллельный компьютер с программируемой архитектурой входят еще три аппаратно-программных подсистемы, а именно: подсистемы программирования и настройки поля макропроцессоров, коммутационной структуры и структуры распределенной памяти. В число этих подсистем входят: аппаратно-программная подсистема организации в поле макропроцессоров вычислительного графа решаемой задачи или его подграфов (кадров); аппаратно-программная подсистема программирования и настройки в коммутационной структуре в соответствии с кадром прямых каналов связи между макропроцессорами; аппаратно-программная подсистема управления организацией структуры распределенной памяти; и, наконец, аппаратно-программная подсистема управления организацией интерфейса. Все эти подсистемы, в свою очередь, находятся под управлением распределенного системного программного обеспечения.

На рисунке 5 показана структура распределенной операционной системы многопроцессорной системы с программируемой архитектурой.

В host-машине реализован монитор, осуществляющий прием прикладных задач, которые необходимо решить на многопроцессорной системе. Функции host-

машины могут быть выполнены в локальном устройстве управления произвольного базового модуля.

Задания поступают в виде массива данных, которые необходимо обработать, и управляющих признаков. Монитор, в зависимости от управляющих признаков и поступивших данных, определяет, какую программу из библиотеки параллельных программ следует выполнить. В общем случае, в один момент времени в многопроцессорной системе возможно выполнение нескольких задач. Поступившие задания рассматриваются планировщиком заданий. Планировщик заданий реализует функции параллельных индуктивных программ и планирует загрузку многопроцессорной системы для различных вариантов распараллеливания задания. Если в системе имеются свободные базовые модули, то задания с помощью супервизора ввода-вывода ставятся на исполнение.

В противном случае, задание помещается в буфер заданий, где оно будет находиться до тех пор, пока не освободится аппаратный ресурс (не будет завершена какая-либо задача).

Функции распараллеливания задания выполняет программа-распараллеливатель. Данная программа синтезирует граф задания на уровне операционной системы (на уровне базовых модулей и макропроцессоров) из графа минимальной конфигурации и правил наращивания.

После этого задание поступает в базовый модуль суперкомпьютера, выделенный для решения задачи. При этом каждая задача может быть решена для различного количества и произвольного сочетания базовых модулей. Базовый модуль с помощью локального устройства управления (ЛУУ) производит операцию посттрансляции загрузочных модулей, обеспечивающую межмодульную коммутацию, после чего производится настройка базовых модулей на структуру, адекватную прикладной задаче.

РЕАЛИЗАЦИЯ МВС С ПРОГРАММИРУЕМОЙ АРХИТЕКТУРОЙ НА БАЗЕ ПЛИС-ТЕХНОЛОГИИ

Не смотря на то, что концепция создания МВС с программируемой архитектурой развивается уже достаточно давно, реальное ее воплощение в действующие образцы суперкомпьютеров сдерживалось отсутствием в нашей стране технологий, необходимых для создания соответствующей макропроцессорной элементной базы. В настоящее время такая технология появилась. Это так называемая FPGA-технология, которая в российской литературе называется ПЛИС-технологией.



Рис. 5. Структура распределенной операционной системы суперЭВМ

ПЛИС – это Программируемые Логические Интегральные Схемы, которые по существу представляют собой некий «полуфабрикат» микросхемы, структуру которой может «заполнить» пользователь. ПЛИС широко используются при создании различных логических блоков и систем, преобразователей кодов, периферийных контроллеров, микропрограммных устройств управления, конечных автоматов, а также других устройств типа умножителей, небольших процессоров и процессоров быстрого преобразования Фурье и т.п.

В настоящее время появились ПЛИС высокой степени интеграции, которые позволяют создавать образцы потоковых реконфигурируемых вычислительных устройств с характеристиками, соответствующими лучшим образцам зарубежной вычислительной техники высокой производительности. Реализация реконфигурируемых вычислителей с программируемой архитектурой на основе ПЛИС-технологии позволяет без привлечения больших финансовых средств оперативно создать реконфигурируемые устройства, а также обеспечит доработку функций устройства в процессе ее эксплуатации без модернизации элементной базы.

На базе ПЛИС-технологии был разработан и создан оригинальный макропроцессорный комплект СБИС, предназначенный для создания многопроцессорных вычислительных систем с массовым параллелизмом и программируемой архитектурой и включающий в себя СБИС макропроцессора (МАП), СБИС макрокоммутатора (МАК) и СБИС мультиконтроллера распределенной памяти (МКРП). СБИС МАП предназначена для построения процессорных полей, на которых структурно реализуются вычислительные фрагменты. СБИС МАК предназначена для организации пространственных связей между компонентами системы. СБИС МКРП предназначена для организации процедур последовательного обращения к каналам распределенной памяти.

На основе макропроцессорного комплекта СБИС был разработан и создан базовый модуль (БМ) систем с программируемой архитектурой и структурно-процедурной организацией вычислений (рис. 6), который имеет следующие технические характеристики:

Количество макропроцессоров	16
Количество элементарных процессоров	64
Количество контроллеров распределенной памяти	16
Количество каналов распределенной памяти	32
Производительность, оп./с	$2.5 \cdot 10^{10}$
Тактовая частота, МГц	50

Потребляемая мощность, Вт	30
Габариты, мм	250x330

При этом использование технологии ПЛИС позволяет реализовать два уровня программирования архитектуры базового модуля. Первый уровень – пользовательский (системного программиста). На этом уровне создаются макрооперации с помощью настройки процессоров на определенные арифметико-логические операции и соединения процессоров в вычислительную структуру с помощью коммутационной системы. Помимо этого в макрооперации участвует система распределенной памяти.

Второй уровень – схемотехнический, на котором возможно средствами ПЛИС-технологии изменить систему команд элементарных процессоров, реализуя набор специализированных операций.

Таким образом, синтез виртуальной проблемно-ориентированной архитектуры в рамках универсальной фрейм-архитектуры может быть осуществлен на уровне программирования функций ячеек ПЛИС и трассировки связей между ячейками ПЛИС. Это позволяет создать средствами проектирования ПЛИС более компактные аппаратные решения, учитывающие специфику задач проблемной области, формат представления информации, а также требования к производительности системы.

Базовый модуль может использоваться как индивидуально в качестве различного рода бортовых вычислительных и управляющих систем, так и в качестве «кубика» для построения суперкомпьютеров любой конфигурации и любой производительности путем простого наращивания числа базовых модулей в системе. При этом, при объединении базовых модулей в систему автоматически объединяется и

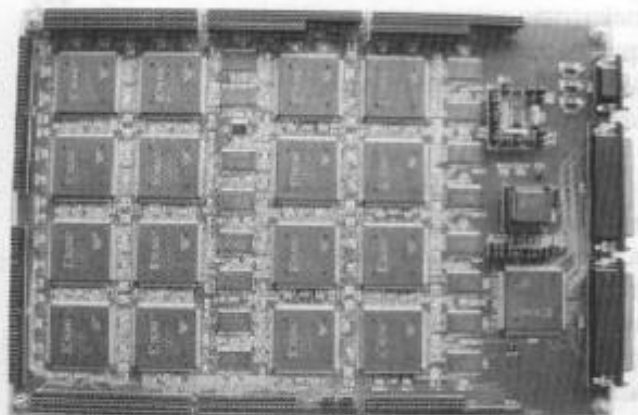


Рис. 6. Плата базового модуля

системное программное обеспечение всех модулей, образуя общее распределенное системное программное обеспечение многопроцессорной вычислительной системы. Следует отметить, что разработанный базовый модуль аппаратно и программно совместим с любыми стандартными компьютерами, в том числе с наиболее широко распространенными персональными компьютерами.

На основе унифицированных базовых модулей был разработан ряд высокопроизводительных многопроцессорных вычислительных систем с программируемой архитектурой и структурно-процедурной организацией вычислений. В частности была создана рабочая станция, содержащая базовый модуль и персональный компьютер (рис. 7).

Рабочая станция имеет следующие технические характеристики:

Количество базовых модулей	1
Количество макропроцессоров	16
Количество элементарных процессоров	64
Количество каналов распределенной памяти	32
Производительность, оп./с	$2.5 \cdot 10^{10}$
Тактовая частота, МГц	50
Потребляемая мощность, Вт	30

Также был создан вычислительный комплекс, состоящий из ПЭВМ и многопроцессорного вычислителя-ускорителя с программируемой архитектурой, содержащего четыре базовых модуля. На рисунке 8 показан пакет из четырех плат БМ, входящих в состав вычислителя, а на рисунке 9 общий вид многопроцессорного вычислителя.

Данный вычислитель сопрягается с любым персональным компьютером, совмещенным с IBM PC по шине PCI. Вычислитель имеет следующие характеристики:

Количество базовых модулей	4
Количество макропроцессоров	64
Количество элементарных процессоров	256
Производительность, оп./с	$1 \cdot 10^{11}$
Потребляемая мощность, Вт	120
Габариты, мм	480×430×170

В рамках научно-технической программы Союзного государства России и Беларуси «Разработка и освоение в серийном производстве высокопроизводительных систем с параллельной архитектурой (суперкомпьютеров) и создание прикладных программно-аппаратных комплексов на их основе» был разработан и создан минисуперкомпьютер, содержащий в одном корпусе персональную управляющую ЭВМ и многопроцессорный вычислитель



Рис. 7. Рабочая станция

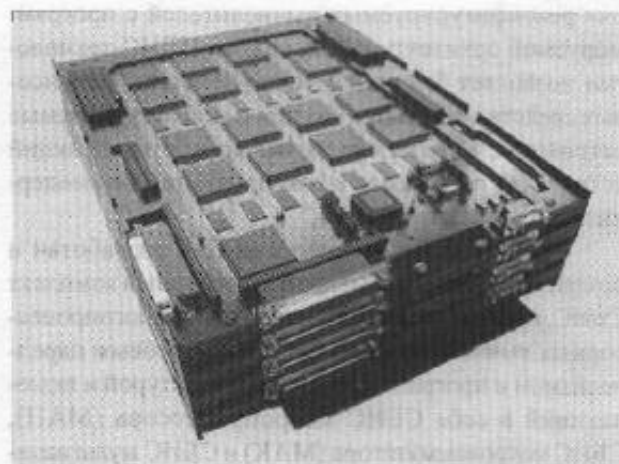


Рис. 8. Вычислительный блок (пакет из четырех плат БМ)

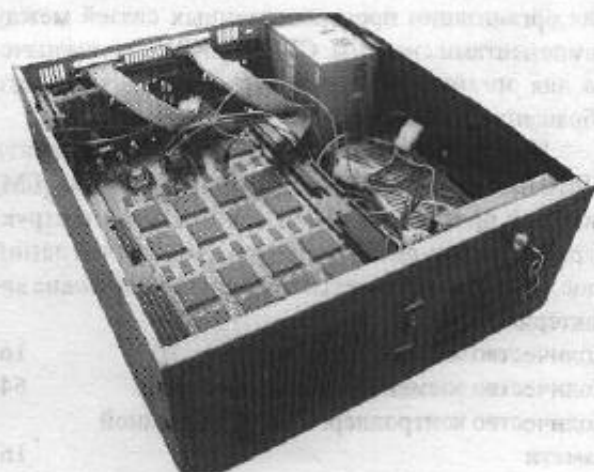


Рис. 9. Общий вид многопроцессорного вычислителя с программируемой архитектурой

со структурно-процедурной организацией вычислений, содержащий до восьми базовых модуля. Фотография минисуперкомпьютера приведена на рисунке 10.

Вычислитель имеет следующие характеристики:

Максимальное количество базовых модулей	8
Количество элементарных процессоров	512
Количество каналов распределенной памяти	256
Производительность, оп./с	$2 \cdot 10^{11}$
Потребляемая мощность, Вт	400
Габариты, мм	482×177×660

В настоящее время НИИ МВС приступил к разработке и созданию перспективного многопроцессорного минисуперкомпьютера с программируемой архитектурой нового поколения, базовые модули которого будут построены на самых современных ПЛИС фирмы XILINX серии VERTEX II емкостью 3-8 млн. вентилей каждая. Это позволит обеспечить следующие характеристики минисуперкомпьютера:

Количество базовых модулей	20
Количество макропроцессоров	320
Количество элементарных процессоров	10240
Количество каналов распределенной памяти	2560
Объем распределенной памяти, Гбайт	20
Производительность, Тфлопс	2.048
Тактовая частота, МГц	200
Габариты, мм	750×480×1320
(0,475 мм ³)	

ЗАКЛЮЧЕНИЕ

Результаты теоретических исследований и практического использования показывают, что многопроцессорные вычислительные системы с программируемой архитектурой и структурно-процедурной организацией вычислений:

– обеспечивают производительность, которая близка к пиковой производительности на любом классе решаемых задач;

– дают возможность программировать архитектуру, включая прямые каналы коммуникаций, наборы макроопераций, внутренний язык высокого уровня и структуру распределенной памяти;

– обеспечивают практически линейный рост производительности пропорционально числу параллельно функционирующих супертранспьютеров;

– позволяют настраивать и перестраивать архитектуру системы как в стационарном режиме до решения задачи, так и в динамическом режиме в процессе решения задачи;

– могут работать как в режиме решения одной сложной задачи с использованием всех вычислительных ресурсов, так и в режиме разделения аппаратных ресурсов между несколькими пользователями;

– оснащены средствами параллельного программирования задач и в то же время может использовать и распараллеливать последовательные программы, которые разработаны на основе последовательных языков;

– обеспечивают за счет модульного принципа организации масштабируемость системы.

Все это открывает широкие перспективы для создания отечественных суперкомпьютеров, отвечающих, с одной стороны, потребностям обеспечения информационной безопасности нашей страны, а с другой стороны, конкурентоспособности на мировом рынке.

СПИСОК ЛИТЕРАТУРЫ

1. *Калыев А.В.* Многопроцессорные системы с программируемой архитектурой. М.: Радио и связь, 1984. 240 с.
2. *Калыев А.В., Калыев И.А.* Электронное моделирование. Киев, 1996. №4. С.5–14.
3. *Калыев А.В., Левин И.И.* Модульно-наращиваемые многопроцессорные системы со структурно-процедурной организацией вычислений. М.: Изд-во ООО "Янус-К", 2003. 325 с.
4. *Аладышев О.С., Дикарев Н.И., Овсянников А.П., Телегин П.Н., Щабанов Б.М.* // Известия вузов. Электроника. 2004. №1. С.13–17.

MULTIPROCESSOR COMPUTER SYSTEMS WITH PROGRAMMABLE ARCHITECTURE BASED ON FPGA TECHNOLOGY

© **academician A.V. Kalyaev, Corresponding Member of the RAS I.A. Kaliaev, I.I. Levin**

Problems of perspective approach of high-performance computer systems design that allow to create high-performance multiprocessor computer systems which, according to system capability, will not rebate to foreign supercomputers are viewed in the article.

REFERENCES

1. Kalyaev A.V. 1984. *Mnogoprotsessornye sistemy s programmiruemoy arkhitekturoy*. [*Multiprocessor systems with programmable architecture*]. Moscow, "Radio i svyaz" Publ.: 240 p. (In Russian).
2. Kalyaev A.V., Kalyaev I.A. 1996. *Elektronnoe modelirovanie*. (4): 5–14. (In Russian).
3. Kalyaev A.V., Levin I.I. 2003. *Modul'no-narashchivaemye mnogoprotsessornye sistemy so strukturno-protsedurnoy organizatsiey vychisleniy*. [*Modular scalable multiprocessor systems with structural-procedural organization of calculations*]. Moscow, "Yanus-K" Publ.: 325 p. (In Russian).
4. Aladyshev O.S., Dikarev N.I., Ovsyannikov A.P., Telegin P.N., Shabanov B.M. 2004. *Izvestiya vuzov. Elektronika*. (1): 13–17. (In Russian).